

OFFRE DE STAGE

(Mars-Septembre 2017)

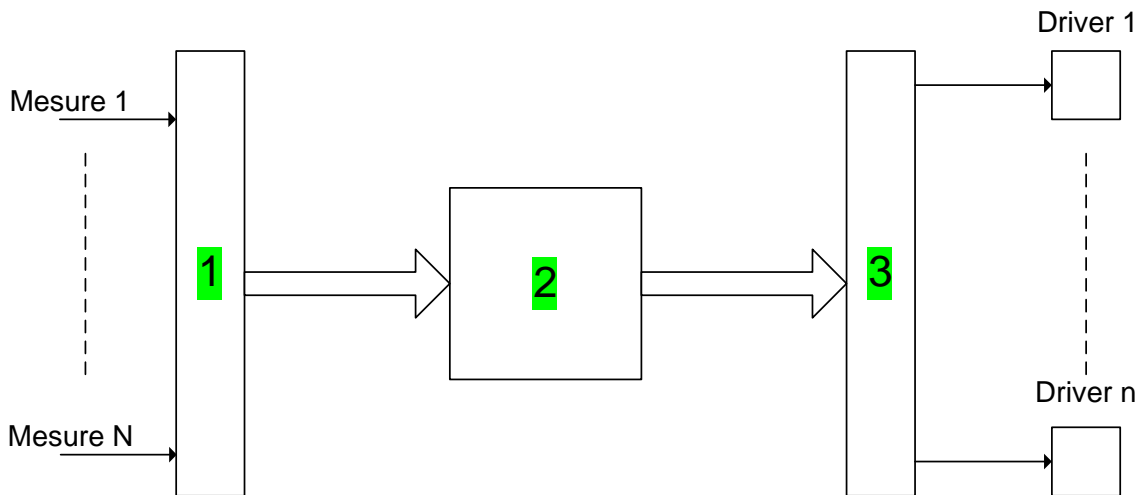
TITRE : ASSERVISSEMENT NUMERIQUE SUR FLUX PDM
appliqué à un amplificateur linéaire.

PUISSANCE+ conçoit des amplificateurs linéaires de puissance. Ces amplificateurs sont utilisés dans différents produits de notre gamme :

- Générateur de tension
- Générateur de courant
- Amplificateur 4 quadrants
- Charges AC et DC
- Simulateur cellule photovoltaïque ...

Afin de les rendre hautement paramétrables et de pouvoir y introduire des modèles, ces amplificateurs sont pilotés par une carte de régulation entièrement numérique.

Cette carte peut être schématisée comme suit :



1 / bloc de mesure des grandeurs physiques : il s'agit essentiellement de DAC cadencés à 1 MHz qui sont chargés de l'acquisition en temps réel :

- Des niveaux de tension/courant en sortie de l'amplificateur
- Des niveaux de consignes analogiques
-

2 / Unité de traitement numérique : c'est un FPGA de forte capacité qui réalise toute les opérations de la carte :

- Pilotage des DACs
- Asservissement numérique
- Communication
- Gestion de la « machine d'état » de la carte
- Pilotage des drivers ...

3 / Interface de pilotage amplificateur linéaire : pour des raisons de confidentialité, aucune information ne peut être divulguée sur ce bloc.

BUT DU STAGE

La régulation numérique actuelle s'appuie sur des données échantillonnées sur 14 bits (DACs d'entrée) cadencées à 1 MHz.

Le but du stage consiste à :

- Développer une fonction de régulation numérique qui s'appuie sur un échantillonnage de données au travers de DAC SIGMA DELTA sans filtre décimateur, c'est à dire un flux de données sur 1 ou 2 bits cadencés à une fréquence de 80 à 200 MHz (Pulse Density Modulation)
- Evaluer les avantages de cette solution en terme de :
 - Performances
 - Efficacité : performances/ressources
 - Facilité d'intégration de modèles

Les outils mis à disposition :

- MathLab
- Psim
- Pspice ...
- Outil de programmation : IMPACT
- Oscilloscope Lecroy
-

CONTEXTE

Vous travaillerez au sein d'un bureau d'étude d'une dizaine de personnes (technicien, ingénieur, docteur) et en étroite collaboration avec le Directeur Technique.

Afin de pérenniser le travail effectué, ce stage devra être conduit comme un projet, avec les règles que cela impose :

- Tenu d'un planning
- Compte rendu périodique
- Réunion et prise de décisions
- Tenue du budget

Rémunération : 800 €/mois

Possibilité d'intégrer le Bureau d'étude à l'issue du stage (CDD/CDI)

PROFIL RECHERCHE

En dernière année du cycle d'ingénieur, vous avez une bonne connaissance de la programmation de FPGA et des asservissements numériques. Ouvert d'esprit, vous êtes prêt à défricher pour trouver des solutions innovantes, à remettre en cause les acquis.

Vous appréciez de travailler sur les modèles numériques mais aussi en laboratoire, entouré des systèmes que vous aurez développés et de matériel de mesure.

Au sein d'une petite équipe, vous devrez avoir le contact facile et spontané.

MOTS CLES : MPWM – FPGA – ASSERVISSEMENT – PDM – SIGMA DELTA